

Měření základních vlastností logických IO TTL

1. Zadání:

A. Kombinační obvody:

U jednoho hradla NAND TTL (IO 7400):

a) Změřte převodní statickou charakteristiku $U_{\text{výst}} = f(U_{\text{vst}})$

b) Změřte vstupní charakteristiku $I_{\text{vst}} = f(U_{\text{vst}})$

c) Změřte zatěžovací charakteristiku

1) pro výstup ve stavu H (log. 1) $U_{\text{výstH}} = f(I_{\text{výst}})$

2) pro výstup ve stavu L (log. 0) $U_{\text{výstL}} = f(I_{\text{výst}})$

d) Změřte dobu zpoždění mezi vstupním a výstupním signálem hradla

Meze měřených veličin volte tak, aby nebyly překročeny mezní hodnoty udávané výrobcem pro daný typ integrovaného obvodu, zvláště pokud se jedná o velikost zkratového proudu a přípustného vstupního napětí.

Výsledky měření zpracujte graficky. V případě převodní charakteristiky do grafu vyznačte i toleranční pole vstupního a výstupního napětí pro úroveň L a H.

B. Na realizované logické sondě s těmito parametry:

- logika TTL
- napájecí napětí 5 V, ± 15 V
- indikace tří stavů pomocí číslicové sedmisedgmentovky
- úroveň L (0 až 0,8 V) znak 0
- úroveň H (2,0 až 5 V) znak 1
- zakázané pásmo, vstup odpojen (0,8 až 2,0 V) znak \cup

a) Ověřte správnou indikaci ve všech třech oblastech a změřte velikost vstupních napětí nutných ke změně indikovaných stavů při vzrůstu i poklesu napětí.

b) Pomocí logické sondy ověřte podle funkční tabulky správnou funkci hradla NAND TTL (IO 7400).

2. Popis měřeného předmětu

Měřeným předmětem je logický integrovaný obvod **MH 7400** - čtveřice dvouvstupových pozitivních logických členů NAND TTL

Zde se uvede zapojení a hlavní parametry tohoto obvodu.

3. Teoretický rozbor

a) vlastností měřeného předmětu

Kombinační logické obvody

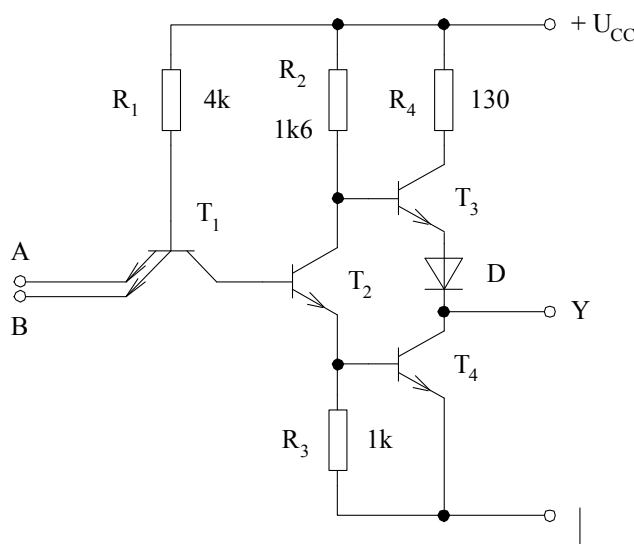
Každé dvouvstupové hradlo NAND integrovaného obvodu MH 7400 plní logickou funkci negovaného logického součinu:

$$Y = \overline{A \cdot B}$$

podle funkční tabulky (pravdivostní tabulky):

A	B	Y
L	L	H
L	H	H
H	L	H
H	H	L

kde L je úroveň log. 0 a H úroveň log. 1.



Obr. 1

Na obr. 1 je zapojení jednoho logického členu NAND s dvojčinným koncovým stupněm.

Princip jeho činnosti je následující:

Přivedeme-li na jeden nebo (nebo oba) vstup hradla signál o úrovni L, bude příslušný přechod (přechody) báze-emitor tranzistoru T_1 polarizován v propustném směru, neboť báze bude kladnější než emitor. Tranzistor T_1 bude v nasyceném stavu - bude mít malý odpor mezi kolektorem a emitorem. Tranzistorem T_1 se odvádějí nosiče proudu z báze tranzistoru T_2 , kde byly nahromaděny při předchozím pracovním cyklu. Tranzistory T_2 a T_4 jsou účinkem T_1 uzavřeny. Tranzistor T_3 pracuje jako emitorový sledovač. Udržuje výstupní úroveň obvodu ve stavu H, t.j. na napětí, které je asi o 1,5 V menší, než je napětí U_{CC} . Zvětší-li se napětí vstupu (úroveň L) nad asi 0,7 V, počne se tranzistor T_2 otevírat, avšak tranzistor T_4 zůstane uzavřen. Při zvětšování napětí na vstupu se bude výstupní napětí (stav H) zmenšovat. Jakmile napětí na vstupu dosáhne asi 1,4 V, otevře se i tranzistor T_4 . Zvětší se celkové zesílení obvodu a při malé změně napětí na vstupu dojde k velké změně napětí na výstupu. Při dalším zvětšování napětí na vstupu se bude tranzistor T_2 dokonaleji otevírat a napětí na jeho kolektoru se bude zmenšovat. Tím se bude uzavírat tranzistor T_3 , jemuž je účinkem tranzistoru T_2 odnímán proud báze. K tomu přispívá dioda D, která zabezpečuje, že napětí na emitoru tranzistoru T_3 bude při sepnutých tranzistorech T_2 a T_4 prakticky stejné jako napětí na bázi tranzistoru T_3 . Tranzistor T_4 je nyní v nasyceném stavu a výstupní napětí obvodu je rovné saturačnímu napětí tohoto tranzistoru, tj. asi 0,4 V. Výstupní napětí tedy má úroveň L. Budeme-li měnit nyní vstupní úroveň H na L, probíhá celý pochod obráceně. Nosiče proudu nahromaděné na bázi tranzistoru T_4 jsou odváděny odporem R_3 , nosiče proudu na bázi tranzistoru T_2 jsou odváděny tranzistorem T_1 , který je nasycen. Tranzistor T_3 se otevírá a pracuje jako emitorový sledovač.

Je-li na vstupu hradla nulové napětí, tj. je-li vstup spojen se společným bodem 0, protéká jím proud daný napětím U_{CC} , odporem R_1 a úbytkem napětí na přechodu báze-emitor tranzistoru T_1 v propustném směru. Velikost proudu je asi - 1,1 mA. Záporné znaménko určuje směr proudu ven z obvodu. Zvětšuje-li se napětí na vstupu, záporný proud se zmenšuje. Při vstupním napětí asi 1,4 V bude proud nulový. S dalším zvětšováním napětí na vstupu se přechod báze-emitor polarizuje do závěrného směru. Vstupní proud je nyní kladný (vtéká do obvodu) a je určen převážně proudem tohoto přechodu v závěrném směru. Proud je řádu jednotek až desítek μA . Bude-li napětí na vstupu větší než 5 V, závěrný proud přechodu se lavinovitě zvětší a dosáhne se průrazného napětí přechodu. Zvětšení vstupního napětí pak vede k destrukci tranzistoru T_1 . Přivedeme-li na vstup záporné napětí, bude se záporný vstupní proud zvětšovat. Při velikosti tohoto napětí asi - 1 V začne vést tzv. záchytná dioda, zapojená mezi každý vstup a zem (katoda na vstupu). Ta nyní „převezme zatížení“ obvodu; bude-li se záporné vstupní napětí dále zvětšovat, zvětší se i proud touto diodou, což může vést k její destrukci a tedy k destrukci celého obvodu. Pro běžný provoz se proto trvalé zatěžování vstupu záporným napětím nepřipouští.

Výstup uvažovaného obvodu je realizován tak, aby dovoľoval vhodně řídit vstupy navazujících integrovaných obvodů téže řady. Je-li vstup ve stavu H, vtéká do něj vstupní proud. Výstup obvodu ve stavu H musí tedy tento proud dodávat. Je-li vstup ve stavu L, vstupní proud z něj vytéká. Výstup obvodu ve stavu L musí tedy tento proud přijímat. Je tedy třeba rozlišit zatěžování výstupu, je-li ve stavu H, a zatěžování výstupu, je-li ve stavu L. Dostáváme tak dvě zatěžovací charakteristiky.

Je-li výstup ve stavu H, je jeho napětí udržováno (do jisté míry) emitorovým sledovačem. Zatěžujeme-li výstup nadměrně, t.j. odebíráme-li z něj větší proud, bude se výstupní napětí se zvětšováním proudu zmenšovat prakticky lineárně. Výstupní

napětí se zmenšuje asi o 70 mV na 1 mA. Při běžném provozu, jak je definován elektrickými parametry obvodu, odebírá se v tomto stavu z výstupu proud nejvýše 400 μ A.

Je-li výstup ve stavu L, je výstupní napětí určeno saturačním napětím tranzistoru T_4 . Zatěžujeme-li výstup tj. přivádíme-li do něj proud (proud je záporný), bude se výstupní napětí s proudem zvětšovat. Při běžném provozu, definovaném elektrickými parametry obvodu, je do výstupu přiváděn proud nejvýše 16 mA. Budeme-li z výstupu ve stavu L proud odebírat, bude se výstupní napětí zmenšovat.

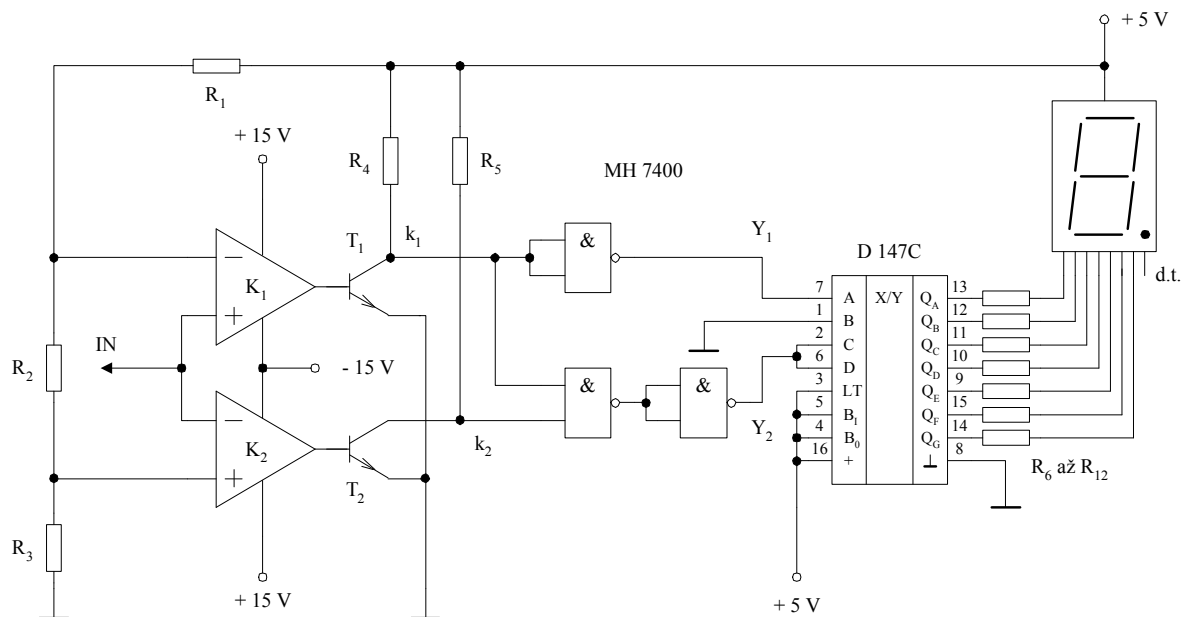
Všimneme si ještě způsobu, jakým je zatěžován napájecí zdroj U_{CC} v průběhu činnosti obvodu. Je-li výstup obvodu ve stavu H, je ze zdroje odebírán proud asi 4 mA, je-li ve stavu L, je ze zdroje odebírán proud asi 10 mA. Při změnách stavu obvodu, tj. během spínání a vypínání tranzistorů je zdroj zatěžován špičkami přechodových proudů. Ze špiček je nejzávažnější špička při přechodu výstupu ze stavu L do stavu H, kdy se mění současně stavy tranzistorů T_3 a T_4 a kdy se odvádějí nosiče proudu nahromaděné v bázi tranzistoru T_4 . Tato špička zvětšuje odběr ve stavu L asi o 10 mA.

K výstupu popsaného logického členu lze připojit jeden nebo několik vstupů následných obvodů, které jsou výstupem řízeny. Počet vstupů obvodu TTL, který je možno připojit k výstupu obvodu téže řady, udává tzv. logický zisk obvodu. Označuje se též jako větvitelnost nebo logická zatížitelnost. Logický zisk obvodu podle obr. 1 je roven 10. Z jeho výstupu je tedy možno řídit nejvýše deset vstupů obvodů téhož typu. V praxi jsou případy, kdy tento logický zisk nedostačuje. Pak je třeba použít výkonové logické obvody, jejichž logický zisk je větší, obvykle 30.

Logická sonda

Logická sonda je zařízení, které indikuje opticky nebo zvukově dosažení určitého logického stavu číslicového obvodu, příslušejícího stanovenému druhu logiky (TTL, CMOS, DTL ...). Sonda pro identifikaci logických úrovní TTL obvykle umožňuje rozlišit napěťová pásma odpovídající stavu log. 0 (L), log. 1 (H), neurčitému pásmu, dále odpojení bodu, překročení napájecího napětí, přivedení záporného napětí nebo zaregistrování sledu impulzů TTL.

Základem zapojení jednoduché sondy TTL na obr.2 s optickou indikací, rozlišující stav L, H a neurčitý (zakázaný) stav je okénkový komparátor složený ze dvou rozdílových komparátorů K_1 a K_2 se spínacími tranzistory s otevřeným kolektorem na výstupu (MAC 111).



Obr. 2

Pomocí odporového děliče složeného z odporů R_1 , R_2 a R_3 a napájeného napětím $+5\text{ V}$, jsou přivedena na referenční vstupy komparátorů K_1 a K_2 napětí odpovídající požadovaným indikačním úrovním (v našem případě $0,8\text{ V}$ a $2,0\text{ V}$). Kolektory výstupních tranzistorů komparátorů (tranzistory T_1 a T_2 jsou součástí vnitřní struktury komparátorů a zvnějšku se již nepřidávají) jsou pomocí zdvihacích odporů R_4 a R_5 opět připojeny na $+5\text{ V}$. Logické stavy proměnných k_1 a k_2 na výstupu komparátorů jsou pro všechny možné stavy vstupu IN dány v tab.1

K optické indikaci logických stavů použijeme sedmissegmentový displej. Ten je řízen výstupy z převodníku BCD/kód sedmissegmentovek $D\ 147C$, přičemž příslušný segment je rozsvícen, přivedeme-li na jeho vstup úroveň L (spojíme ho s nulou). Podle tabulky činnosti převodníku kódu je nutné pro indikaci 0 (L) přivést číslo 0 , 1 (H) číslo 1 a indikaci \cup (neurčitý stav) číslo 12 . Odpovídající stavy na vstupech převodníku Y_1 , Y_2 jsou dány v tab. 2.

Tab. 1

Stav vstupu	k_1	k_2
L	H	L
N	H	H
H	L	H

Tab. 2

Stav vstupu	Y_1	Y_2
L	L	L
N	L	H
H	H	L

Dále je nutné pomocí kombinačního obvodu zajistit logickou vazbu mezi stavy výstupů komparátorů k_1 , k_2 a stavy vstupů Y_1 , Y_2 převodníku $D147C$. Z tab.1 a tab.2 lze sestavit Karnaughovy mapy pro výstupy Y_1 a Y_2 a z nich napsat odpovídající logické funkce:

			k_1				
			L	H			
$Y_1 :$	k_2	L	X	L			
		H	H	L			

			k_1				
			L	H			
$Y_2 :$	k_2	L	X	L			
		H	L	H			

$$Y_1 = \overline{k_1}$$

$$Y_2 = k_1 \cdot k_2 = \overline{\overline{k_1 \cdot k_2}}$$

b) měřicí metody

Při měření převodní charakteristiky dochází při určitém vstupním napětí k prudkému poklesu výstupního napětí. Z tohoto důvodu je třeba nejprve zhruba určit velikost tohoto napětí a potom charakteristiku proměřit zejména v jeho blízkosti, kde dochází k nejmarkantnějším změnám.

Při proměřování vstupní charakteristiky dochází ke změně směru vstupního proudu. Proto je nutné si ze zapojení měřicích přístrojů a směru výchylky nejprve ujasnit směr a znaménko proudu. Dále si musíme rozmyslet jak při tomto zapojení zapojit ampérmetr a voltmetr. Totéž platí i při měření výstupních charakteristik.

Při měření výstupní charakteristiky pro výstup ve stavu L ($U_{\text{výstL}} = f(I_{\text{výst}})$) zapojujeme proměnný zatěžovací rezistor mezi kladný pól napájecího napětí a výstup obvodu, výstupní proud přitom do výstupu vtéká (je záporný).

Při měření výstupní charakteristiky pro výstup ve stavu H ($U_{\text{výstH}} = f(I_{\text{výst}})$) zapojujeme proměnný zatěžovací rezistor mezi výstup a nulu (záporný pól napájecího napětí), výstupní proud přitom z výstupu vytéká (je kladný).

Aby nedošlo při měření převodní a vstupní k překročení povolené hodnoty vstupního napětí ($U_{\text{vst}} \leq U_{\text{CC}}$) doporučuji regulaci vstupního napětí provést pomocí potenciometru napájeného napětím U_{CC} .

Na nezapojených vstupech si sám obvod udržuje úroveň H, ovšem je tu nebezpečí indukce rušivých napěťových úrovní, proto nepoužité vstupy vždy připojujeme podle druhu měření na úroveň L nebo H (spojením s vývodem 7 nebo 14).

Při ověřování pravdivostní tabulky obvodu použijeme logickou sondu. Vstupní signál úrovně L získáme nejjednodušeji připojením na - pól napájecího zdroje a signál úrovně H připojením na + pól napájecího zdroje za předpokladu, že bodem s nejnižším potenciálem v obvodu je právě - pól zdroje.

Metoda měření zpoždění dvoukanálovým osciloskopem s dostatečnou šířkou pásma spočívá v tom, že do jednoho kanálu přivedeme vstupní signál a do druhého výstupní signál daného obvodu. Osciloskop přepneme do dvoukanalového režimu a pomocí časové základny osciloskopu nebo kurzorů určíme zpoždění jako časový interval mezi 50 % - ními úrovněmi na náběžných nebo sestupných hranách vstupních a výstupních impulsů.