

Fázový závěs

1. Zadání:

A. Na fázovém závěsu (IO NE 565 ve školním přípravku) změřte:

- a) vlastní kmitočet f_0 oscilátoru řízeného napětím (VCO)
- b) závislost kmitočtu VCO na řídicím napětí (vstup VCO IN) v rozsahu 1 - 5 V_{ss}
- c) závislost výstupního napětí fázového detektoru na svorce VCO IN v závislosti na fázovém rozdílu harmonického (t.j. sinusového) signálu na vstupu IN1 ($U_m = 1$ V, $f = 5$ kHz) a signálu TTL na vstupu IN2.
- d) při propojených svorkách OUT a IN2 změřte závislost výstupního napětí U_f fázového detektoru s filtrem na vstupním kmitočtu v oblasti vlastního kmitočtu f_0 .
Určete rozsah synchronizace $2\Delta f_u$ a rozsah zachycení $2\Delta f_z$

Doporučená literatura:

Katalog TESLA č. 4 (modrý)

Amatérské radio B 1979/3

Amatérské radio B 1990/4

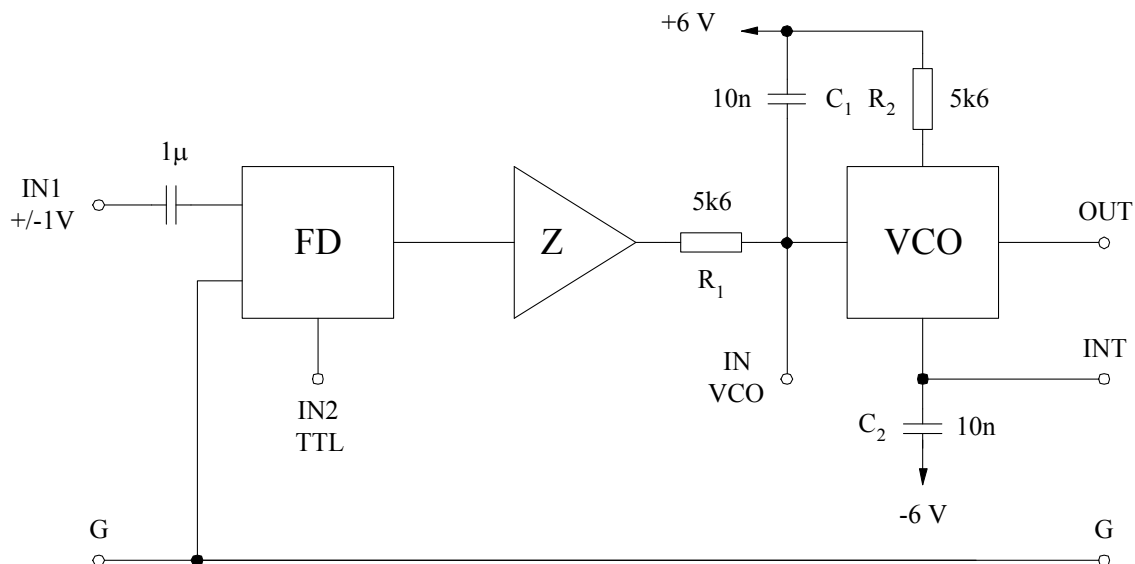
Seifart, M.: Polovodičové prvky a obvody na spracovanie spojitých signálov. ALFA, Bratislava 1988

Vedral, J.: Elektronické obvody měřicích přístrojů. Skriptum ČVUT-FEL, Praha 1994

Tietze, U., Schenk, Ch.: Halbleiter-Schaltungstechnik. Springer Vlg, Berlin 1993

2. Popis měřeného předmětu:

Měřeným předmětem je přípravek s IO NE 565 (číslicový fázový záměr). Blokové schéma je na obr. 55 odpovídá obecnému blokovému schématu fázového záměru (viz teoretický rozbor).

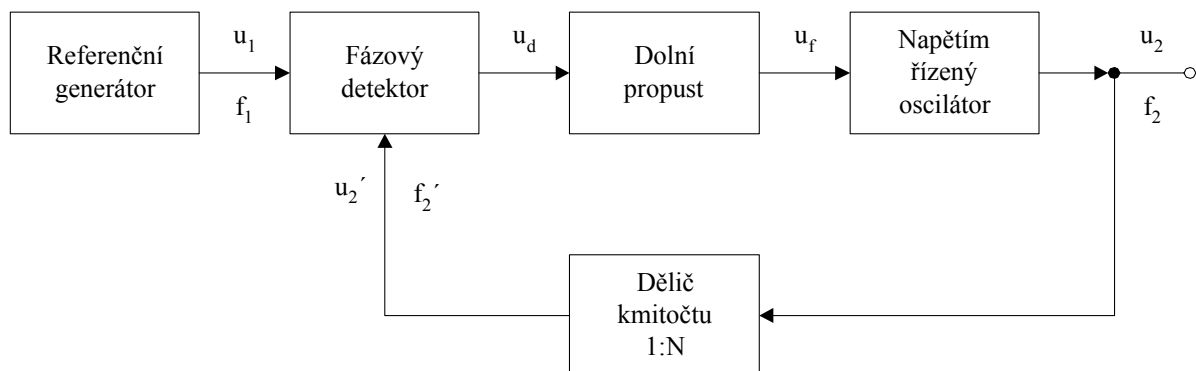


Obr. 55

3. Teoretický rozbor:

a) vlastností měřeného předmětu

Fázový záměr (Phase - Locked Loop, PLL; e Nachlaufsynchronisation) je speciálním typem regulačních obvodů, jejichž akční a regulovanou veličinou je kmitočet nebo fáze. Jeho úlohou je regulovat kmitočet (frekvenci) f_2 oscilátoru VCO tak, aby byl přesně definovaným násobkem kmitočtu signálu f_1 řídicího (referenčního) generátoru. Principiální uspořádání je na obr. 56



Obr. 56

Blokové schema odpovídá klasické regulační smyčce, s tím rozdílem, že vstupními a výstupními veličinami nejsou jako obvykle napětí a proudy, ale frekvence, a v porovnávacím obvodu (fázovém detektoru) se porovnávají fáze.

Fázový závěs vyrovnává malé rozdíly mezi vstupním a výstupním kmitočtem, čili vyrovnává kmitočet porovnávacího signálu f_2' na hodnotu kmitočtu signálu vstupního f_1 . Porovnávací kmitočet f_2 je buď přímo kmitočtem výstupním, nebo jeho definovaným podílem ($f_2' = f_2/N$).

Fázový závěs obsahuje tyto obvody:

- fázový detektor (FD) s přenosem K_d
- aktivní dolní propust (zpravidla 1. řádu) (DP) s přenosem $A.G(j\omega)$
- oscilátor řízený napětím (VCO - Voltage Controlled Oscillator, r. Spannungsgesteuerte Oscillator) s přenosem K_0
- (dělič kmitočtu (D) s dělicím poměrem $1/N$ - zařadí se jen tehdy, když $f_2 \neq f_1$)

Při otevřené regulační smyčce, bez přítomnosti vstupního signálu kmitá oscilátor VCO na **vlastním kmitočtu** f_0 . Po připojení vstupního signálu (u_1) a uzavřené regulační smyčce porovnává detektor jeho fázi a frekvenci s porovnávacím signálem. Při nesouladu vznikne na výstupu detektoru napětí u_d . Předpokládejme, že fázový detektor pracuje jako analogová násobička a jeho výstupní napětí je součinem napětí u_1 a u_2' . Obsahuje tedy složky s frekvencemi $f_1 - f_2'$ a $f_1 + f_2'$. Složka se součtovou frekvencí se potlačí filtrem (dolní propustí), rozdílová složka se zesílí a slouží jako řídicí signál pro řízení frekvence oscilátoru VCO. Ta se změní tak, aby $f_1 - f_2' \rightarrow 0$. Použije-li se dělič frekvence, $f_2' = f_1$ a $f_2 = N \cdot f_1$ (N je dělicí poměr děliče).

Jsou-li frekvence vstupního a porovnávacího signálu velmi rozdílné, součtový a rozdílový signál se nachází mimo pásmo propustnosti dolní propusti. Proto na vstup VCO nepřichází žádné chybové napětí u_f . Napětím řízený oscilátor kmitá na své vlastní frekvenci f_0 . Když se však obě frekvence f_1 a f_2' vzájemně přibližují, rozdílová frekvence $f_1 - f_2'$ se dostane do pásma propustnosti filtru a fázový závěs se „zavěsí“. Na výstupu filtru vzniká chybové napětí u_f , které změní frekvenci oscilátoru VCO tak, aby rozdíl $f_1 - f_2'$ byl nulový.

Řídicí napětí VCO je úměrné fázovému rozdílu mezi vstupním a výstupním napětím. V důsledku záporné zpětné vazby v regulační smyčce působí toto napětí tak, aby **regulační odchylka** (rozdíl kmitočtů nebo fáze) byla minimální (ideálně **nulová**). To znamená, že kmitočet výstupního signálu fázového závěsu je buď roven referenčnímu kmitočtu, nebo je jeho definovaným násobkem (podle nastaveného dělicího poměru N děliče kmitočtu ve zpětnovazební smyčce).

Chybové napětí je řídicím napětím oscilátoru VCO, jehož frekvence f_2 je v okolí pracovního bodu lineárně závislá na řídicím napětí podle vztahu

$$f_2 = f_k + K_0 \cdot U_f$$

kde f_2 ... výstupní kmitočet řízeného oscilátoru VCO ($U_f \neq 0$)

f_k ... klidový kmitočet neřízeného oscilátoru VCO ($U_f = 0$)

K_0 ... řídicí konstanta VCO

U_f ... střední hodnota chybového napětí

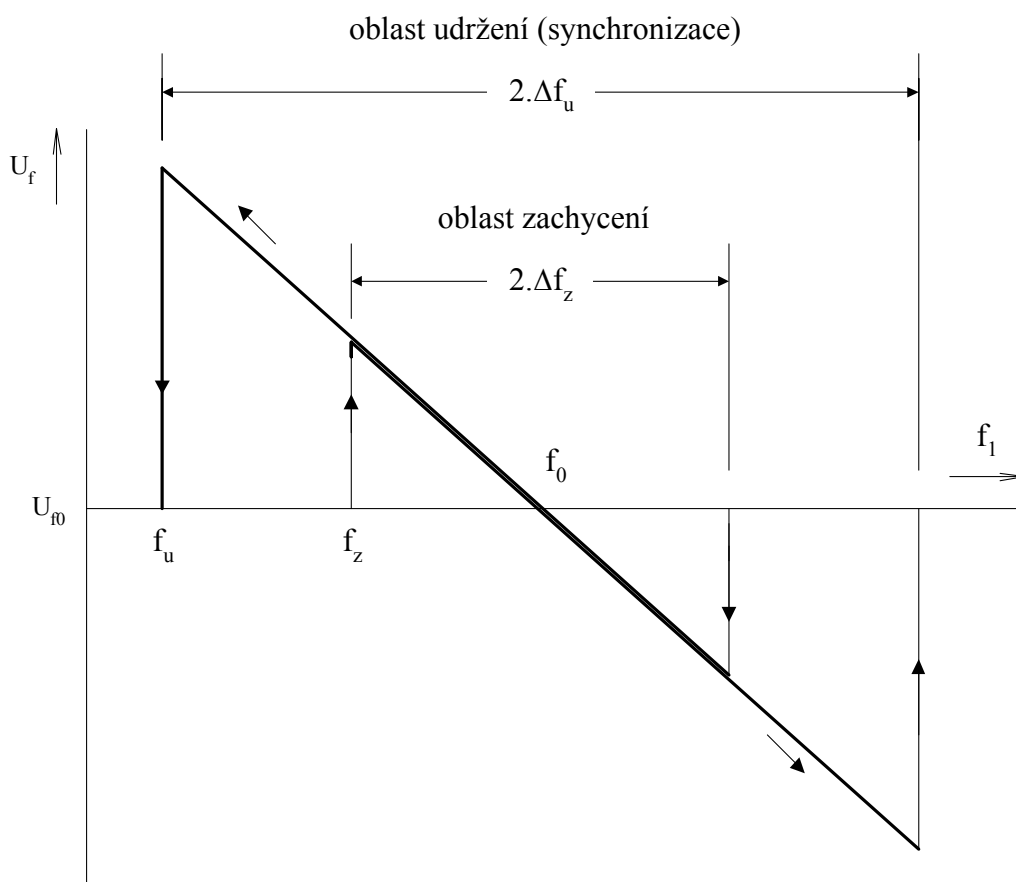
Je-li $u_1 = 0$ (chybí vstupní signál) VCO kmitá na vlastní frekvenci f_0 . Při $u_1 \neq 0$ FD porovná jeho kmitočet f_1 a fázi s porovnávacím signálem u_2' . Součtová frekvence se potlačí filtrem DP, rozdílová složka se zesílí A -krát (leží totiž v pásmu propustnosti filtru) a slouží jako regulační signál pro řízení kmitočtu VCO tak, aby $f_1 - f_2' = 0$. Pro výstupní kmitočet pak platí

$$f_2' = \frac{f_2}{N} \Rightarrow f_2 = N \cdot f_2'$$

Chování PLL výstižně popisuje závislost chybového napětí U_f na kmitočtu, tzv. **převodní charakteristika** (obr. 57).

Na převodní charakteristice jsou patrné dva kmitočtové intervaly - oblast udržení a oblast zachycení.

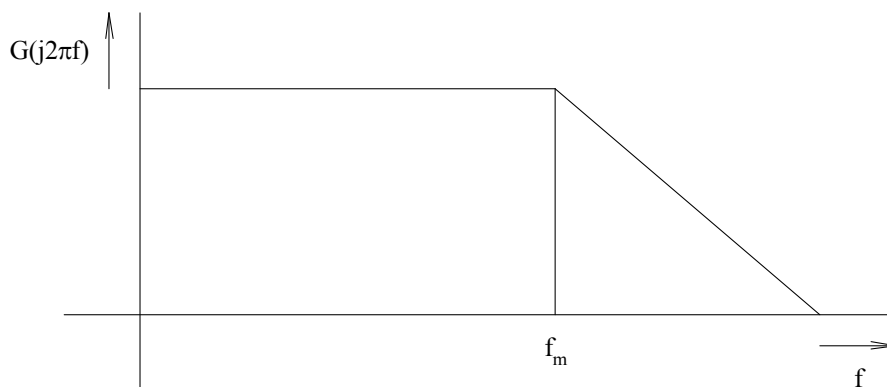
Oblast udržení (synchronizace) $2\Delta f_u$ vyjadřuje, v jakém rozsahu změn vstupní frekvence f_1 se pracující („zachycený“) fázový závěs udrží v synchronismu, t.j. v jakém kmitočtovém pásmu je schopen sledovat vstupní referenční (řídící, pilotní) signál. V ustáleném stavu při konstantní vstupní frekvenci je fázový posun mezi napětími u_1 a u_2 konstantní (φ), protože $f_1 = f_2'$.



Obr. 57

Frekvence oscilátoru VCO dokáže sledovat frekvenci vstupního signálu jen v rozpětí $f_0 \pm \Delta f_u$ za předpokladu, že obvod fázového závěsu byl předtím ustálený. Proto se $2\Delta f_u$ nazývá oblast udržení obvodu PLL. Rozprostírá se symetricky kolem vlastní frekvence VCO a nezávisí na šířce pásma filtru. Na druhé straně je šířka oblasti udržení závislá na zesílení regulační smyčky, t.j. přenosu fázového detektoru a zesílení filtru, na amplitudě vstupního a výstupního signálu a dále na realizovatelné rozladitelnosti VCO.

Oblast zachycení $2\Delta f_z$ je kmitočtové pásmo, v němž je volně kmitající oscilátor VCO schopen synchronizace s referenčním signálem. Je to největší rozdíl frekvencí $2 \cdot |f_1 - f_0|$ při kterém se ještě obvod PLL zavěsí. Šířka oblasti je dána zejména mezní frekvencí f_m filtru DP (obr.58)



Obr. 58

Je-li $f_2 - f_0 < f_m$, t.j. leží-li rozdíl kmitočtů v pásmu propustnosti filtru, chybový signál projde filtrem jako u_f na řídicí vstup VCO, oscilátor je tedy možno ladit. Říkáme, že fázový závěs je zavěšen. Čím vyšší je mezní kmitočet filtru, tím širší je oblast zavěšení PLL. Vyšší mezní kmitočet DP však zhoršuje stabilitu regulační smyčky. Oblast zachycení je vždy užší než oblast synchronizace (viz obr. 57)

Jestliže $f_2 - f_0 > f_m$, řídicí napětí je filtrem potlačeno, VCO není řízen a kmitá tedy na vlastní frekvenci f_0 stejně jako při absenci referenčního (pilotního) signálu. Na rozdíl od oblasti udržení je šířka oblasti zachycení přímo závislá na šířce pásma filtru DP.

Druhy fázových závěsů

- Analogové - pro zpracování analogových (zpravidla harmonických) signálů (modulace, demodulace)
- Číslicové - pro synchronizaci a kmitočtovou syntézu logických signálů (zpravidla TTL). Fázový detektor je v těchto obvodech realizován obvodem EX OR, princip činnosti zcela odpovídá předchozímu popisu.

Fázové závěsy se vyrábějí jako integrované obvody (MHB 4046, NE 565 ...). Jednotlivé typy se kromě základního rozdělení na analogové a číslicové liší zejména vlastním kmitočtem VCO a technologií (TTL, CMOS).

Prvky fázového závěsu

Fázový detektor

Úkolem fázového detektoru je dávat výstupní signál, který definovaným způsobem závisí na rozdílu fází (frekvencí) vstupních signálů. Vstupní signály jsou harmonické nebo pravouhlé. Jako **lineární fázový detektor** se nejčastěji používá analogová násobička, jejíž výstupní signál je úměrný součinu okamžitých hodnot obou vstupních signálů.

Digitální fázové detektory jsou sestavené z číslicových prvků (logická hradla AND, XOR, klopné obvody a pod.), které na obou dvou vstupech vyžadují pravouhlá napětí.

Dolní propust

V téměř všech zapojeních obvodu PLL se používají dolnoproputní filtry prvního řádu.

Napětím řízené oscilátory (VCO)

V principu je zde možné použít jakékoliv zapojení oscilátoru s možností změny frekvence výstupního signálu v malé oblasti (např. ± 10 až 50 %) okolo vlastní frekvence f_0 . Většinou se požaduje lineární závislost frekvence na řídicím napětí. Jako VCO se používají např. oscilátory LC laděné varikapou, astabilní multivibrátory nebo převodníky U/f .

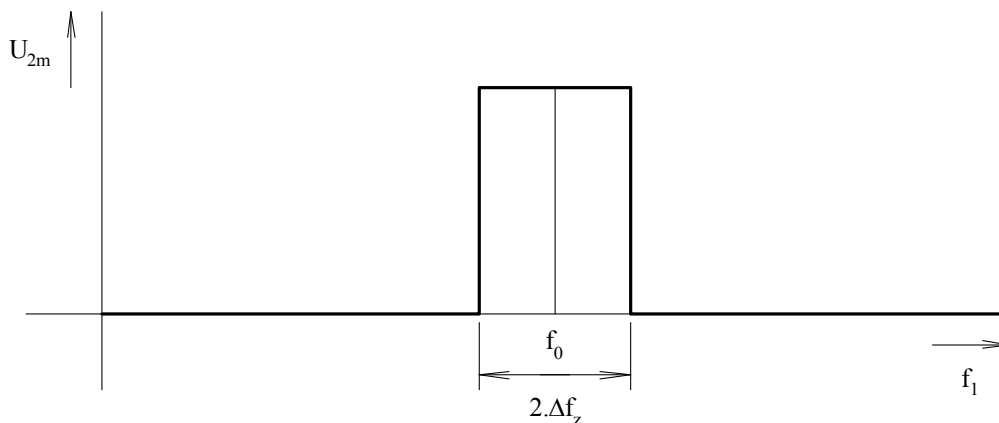
Použití fázového závěsu

Fázový demodulátor

Při této aplikaci použijeme pouze obvod fázového detektoru popř. s připojeným filtrem a na jeho oba dva vstupy přivedeme vhodně upravené signály, jejichž fázový posun určíme. Střední hodnota výstupního napětí FD je potom úměrná tomuto fázovému posunu.

Úzkopásmová propust

Smyčka zpětné vazby je uzavřená, vstupní signál u_1 přivádíme na vstup fázového detektoru, výstupní signál u_V dostaneme na výstupu VCO. V případě, že je vstupní frekvence mimo rozsah zachycení fázového závěsu, kmitá oscilátor na vlastní frekvenci f_0 s amplitudou U_{0m} . Je-li vstupní frekvence v oblasti zachycení obvod se „zavěsí“ a frekvence VCO sleduje frekvenci vstupního signálu. Amplituda výstupního signálu je opět U_{0m} . Obvod se bude chovat jako pásmová propust s téměř pravouhloú přenosovou frekvenční charakteristikou a šířkou pásma $2\Delta f_z$ (obr.59).



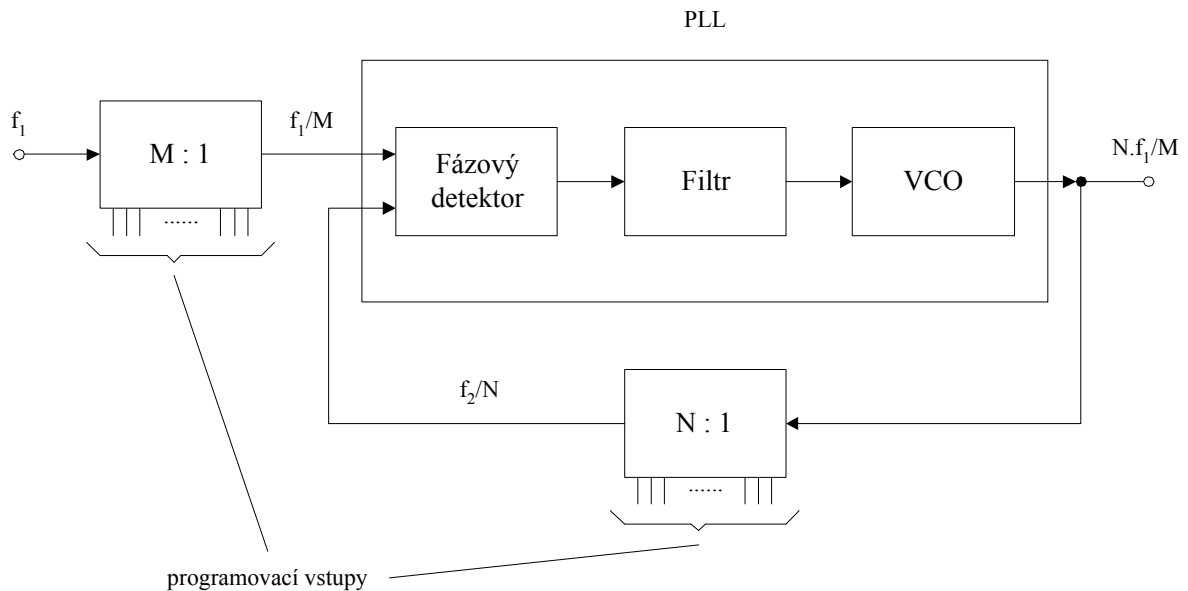
Obr. 59

Demodulátor FM

Obvod fázového závěsu se může použít pro demodulaci frekvenčně modulovaného signálu, jestliže vlastní frekvence oscilátoru VCO je blízká nosné frekvenci. Frekvence VCO potom sleduje frekvenci vstupního signálu a chybové napětí u_f představuje demodulovaný signál n_f .

Kmitočtová syntéza

Pomocí obvodu fázového závěsu je možné z velmi přesné a stabilní referenční frekvence získat signály s diskrétně odstupňovanými kmitočty, které mají stejnou přesnost a stabilitu jako referenční frekvence.



Obr. 60

Princip kmitočtové syntézy je na obr.60. Výstup oscilátoru VCO je spojený se vstupem fázového detektoru přes číslicový programovatelný dělič frekvence s dělicím poměrem N . Jak získat dělič frekvence pomocí čítače je popsáno níže v kapitole o sekvenčních logických obvodech. Při pracujícím fázovém závěsu je frekvence výstupního signálu N -krát větší než vstupní frekvence f_1 . Dalším programovatelným děličem frekvence s dělicím poměrem M můžeme získat zlomkový racionální násobitel. Výstupní frekvence zapojení je:

$$f_2 = \frac{N}{M} \cdot f_1$$

Nastavením M a N můžeme získat velké množství signálů s diskrétně odstupňovanými frekvencemi se stejnou stabilitou a přesností jako má referenční signál f_1 .

Sekvenční logické obvody

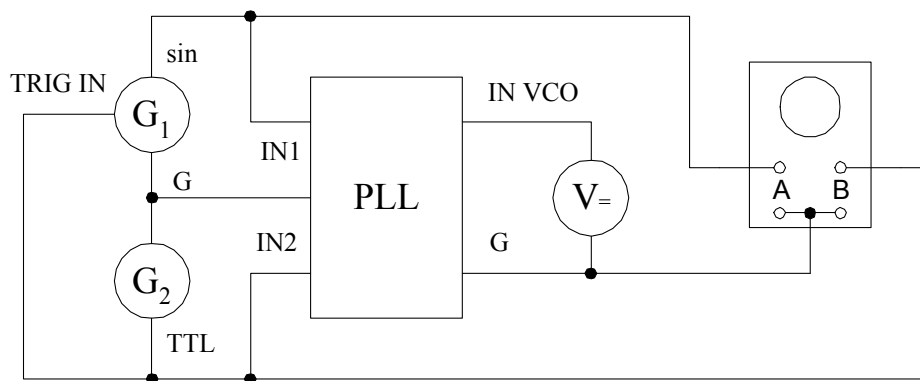
Čítač je složitější sekvenční obvod sestavený z jednoduchých bistabilních klopných obvodů (sekvenční obvody typu RS, JK, T, D). Čítač započítá každý vstupní impuls a svůj stav o jedničku zvýší (dopředný čítač) nebo sníží (vratný čítač). Obousměrné (reverzibilní) čítače mohou vstupní impulsy přičítat i odečítat. Čítač obvykle začíná počítat impulsy z výchozího nulového stavu, do kterého jej lze nastavit signálem nulování (reset, clear) přivedeným na k tomu určený vstup. Některé čítače mohou čítat z libovolného výchozího stavu, který se nastaví kombinací logických úrovní na vstupech předvolby počátečního stavu (preset, load). Maximální počet vstupních impulsů N , které je schopen čítač přijmout, je kapacita čítače. Po překročení této kapacity čítač generuje

výstupní impuls (přenos, přeplnění - carry, overflow), čítač pracuje jako dělič $N : 1$ (desítkový - $10 : 1$).

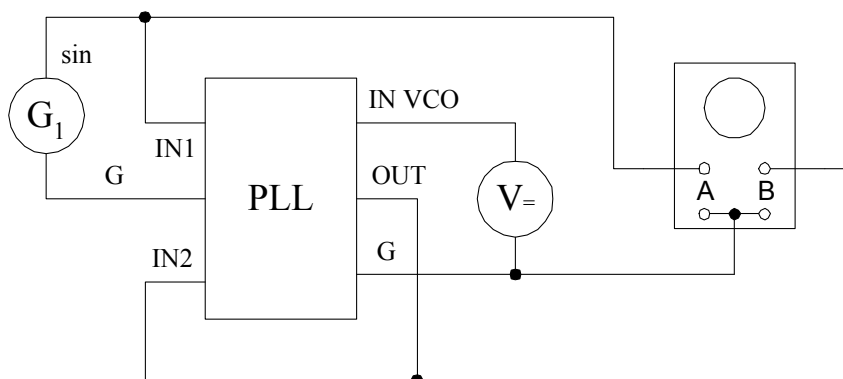
Při čítání modulo m (mod m) nedosáhne n -bitový čítač svého maximálního obsahu $2^n - 1$, ale ze stavového čísla $m < 2^n - 1$ přejde do nižšího stavového čísla - do stavového čísla 0. To je možné zařídit zkrácením cyklu čítače tak, že po příchodu m -tého impulsu je pomocí kombinačního obvodu přivedena aktivní úroveň na asynchronní vstup nulování (RESET).

b) měřicí metody

Z hlediska použitých metod měření se jedná o běžná měření napětí, kmitočtu a zobrazování průběhu signálů pomocí dvoukanálového osciloskopu. Schema zapojení pro měření charakteristiky fázového detektoru (bod Ac) je na obr. 61, schema zapojení pro měření regulačních vlastností obvodu fázového závěsu (bod Ad) na obr. 62. Poznámky k průběhu měření jsou v kapitole „Instrukce k postupu měření“.



Obr. 61



Obr. 62

4. Instrukce k postupu měření

Vlastní kmitočet f_0 oscilátoru VCO změříme pomocí měřiče kmitočtu připojeného na výstup OUT při rozpojené zpětnovazební smyčce (OUT - IN2). Jeho velikost ověříme i početně ze vztahu:

$$f_0 = \frac{1,2}{4 \cdot R_2 \cdot C_2}$$

Při rozpojené zpětnovazební smyčce a připojeném ss zdroji na vstup IN VCO změříme závislost kmitočtu VCO na řídicím napětí dle bodu Ab zadání.

Pro měření závislosti výstupního napětí fázového detektoru na fázovém rozdílu vstupních signálů potřebujeme dva signály s nastavitelným fázovým posunem. Získáme je např. vhodným zapojením dvou funkčních generátorů, z nichž jeden musí mít schopnost fázové synchronizace (KZ 1405 - ZOPAN). Nejvýhodnější je konfigurace : dvoukanalový osciloskop GOLDSTAR OS 9020G s vestavěným funkčním generátorem a výstupem TTL, funkční generátor KZ 1405. Oba generátory předběžně naladíme na přibližně stejný kmitočet $f_0 = 5$ kHz, na KZ 1405 pomocí osciloskopu nastavíme rozkmit sinusového signálu ± 1 V, a propojíme je podle schematu na obr. 61. Signál z výstupu TTL v OS 9020G zabudovaného generátoru (konektor je na zadním panelu) přivedeme na vstup TRIG IN KZ 1405. Zde stlačíme tlačítko CONT a točítkem PHASE se snažíme nastavovat fázový posun v rozsahu 90° až 270° . Přitom je nutné aby bylo zobrazení obou průběhů stabilní, byla patrná činnost fázové regulace (vzájemný posun průběhů) a docházelo ke zřetelné a plynulé změně výstupního napětí fázového detektoru. Pokud tomu tak není je s největší pravděpodobností příčina v rozdílné frekvenci obou průběhů nebo v nedodržení jejich požadovaných úrovní (překontrolujte). V tomto případě pomůže jemná změna frekvence sinusového signálu tak, až se objeví na jeho průběhu malá vodorovná ploška, která určuje okamžik (interval) synchronizace obou signálů a pomůže nám při přesném odečítání fázového posunu. Není-li k dispozici generátor s TTL výstupem, je nutné před připojením generátoru nastavit pomocí offsetu a osciloskopu nízkou úroveň pravoúhlého signálu (L) na cca 0 V a vysokou úroveň (H) na cca 4 V. Nesprávné nastavení těchto úrovní, neodpovídající logice TTL, může mít za následek nefunkčnost obvodu fázové regulace s důsledky popsány výše.

Měření závislosti výstupního napětí U_f fázového detektoru s filtrem na vstupním kmitočtu začneme na frekvenci f_0 , kdy je obvod zavěšen a plynule ji snižujeme. Současně sledujeme chování obou signálů a údaj voltmetru. V okamžiku (při frekvenci f_u), kdy se údaj voltmetru skokem změní a frekvence signálu u_2 vzroste na hodnotu f_0 ještě vstupní frekvenci trochu snížíme a začneme ji opět zvyšovat. Přitom dojde při frekvenci f_z k zavěšení, údaj voltmetru se opět skokem změní a dále plynule sleduje změnu vstupní frekvence. Tak se opět dostáváme k frekvenci f_0 . Další postup je stejný jako výše popsany s tím rozdílem, že nyní budeme vstupní frekvenci nejprve zvyšovat a následně snižovat až k f_0 . Celý postup změny frekvence při měření je též názorně vyznačen šipkami v obr. 57.